


TAB-SYSTEM SEMICONDUCTOR DEVICE AND INSPECTION METHOD THEREOF

Patent Number: JP6120313
Publication date: 1994-04-28
Inventor(s): TANIGUCHI KOJI
Applicant(s): NEC KANSAI LTD
Requested Patent:  JP6120313
Application Number: JP19920262432 19920930
Priority Number(s):
IPC Classification: H01L21/66; H01L21/60
EC Classification:
Equivalents:

Abstract

PURPOSE: To raise the accuracy and efficiency of property inspection by seeing that one can know whether a probe needle for performing the property inspection of a TAB-system semiconductor device is good or bad in every property inspection.

CONSTITUTION: A dummy pattern (5c) exclusively used for inspection is made partially in advance in the conductive pattern (5) of a TAB-system semiconductor device (1) where the semiconductor pellet (6) arranged in the through hole (4) of an insulating film (3) and the conductive pattern (5) made in the insulating film (3) are connected with each other. Two probe needles (9) of the probe cards are brought into contact with the dummy pattern (5c), and the contact resistance between these two pieces and the dummy pattern (5c) is measured, and from the result of that measurement, the contact resistance between other probe needle (9) and the conductive pattern (5) is estimated, thus it is judged whether the top of the probe needle (9), which changes the contact resistance with the conductive pattern (5), is polluted by oil or whether its spring property is good or bad.

Data supplied from the esp@cenet database - 12

3

参考技術

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-120313

(43) 公開日 平成 6 年 (1994) 4 月 28 日

(51) Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/66	Y	7377-4M		
	E	7377-4M		
21/60	3 1 1 W	6918-4M		
	3 2 1 Y	6918-4M		

審査請求 未請求 請求項の数 2 (全 6 頁)

(21) 出願番号 特願平4-262432

(22) 出願日 平成 4 年 (1992) 9 月 30 日

(71) 出願人 000156950

関西日本電気株式会社

滋賀県大津市晴嵐 2 丁目 9 番 1 号

(72) 発明者 谷口 康治

滋賀県大津市晴嵐 2 丁目 9 番 1 号 関西日

本電気株式会社内

(74) 代理人 弁理士 江原 省吾 (外 2 名)

(54) 【発明の名称】 TAB 式半導体装置及びその検査方法

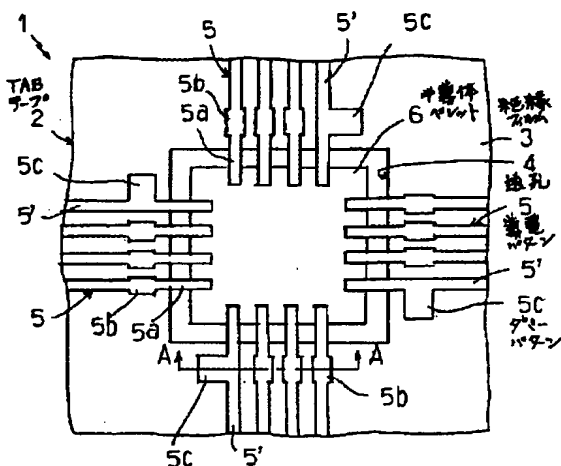
(57) 【要約】

【目的】 TAB 式半導体装置の特性検査を行うプローブニードルの良不良が特性検査毎に分かるようにして、特性検査の精度、能率を上げる。

【構成】 絶縁フィルム (3) の透孔 (4) に配置された半導体ペレット (6) と、絶縁フィルム (3) に形成された導電パターン (5) を接続した TAB 式半導体装置

(1) における導電パターン (5) に、部分的に検査専用ダミーパターン (5c) を形成しておく。ダミーパターン (5c) にプローブカード (8) のプローブニードル

(9) の 2 本を弾圧接触させ、この 2 本とダミーパターン (5c) 間の接触抵抗を測定して、その測定結果から他のプローブニードル (9) と導電パターン (5) の接触抵抗を推定し、導電パターン (5) との接触抵抗を変化させるプローブニードル (9) の先端の油污れや、パネ性などの良否を判定する。



1

【特許請求の範囲】

【請求項1】 部分的に透孔を有する絶縁フィルムの片面に複数条の導電パターンを形成したTABテープの前記透孔内に配置された半導体ベレットの電極と、対応する前記導電パターンを接続したTAB式半導体装置において、

絶縁フィルムの導電パターン形成面の透孔周辺部に、導電パターンと同質の検査専用ダミーパターンを追加形成したことを特徴とするTAB式半導体装置。

【請求項2】 請求項1記載のTAB式半導体装置の各導電パターンと検査専用ダミーパターンの各々に、平坦なプローブカードに同一高さで突設させた複数のプローブニードルの先端を弾圧接触させて、半導体装置の電気的特性を検査するに際して、前記検査専用ダミーパターンと、これに弾圧接触させたダミーのプローブニードルとの接触抵抗を検査する工程を含むことを特徴とするTAB式半導体装置の検査方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、絶縁フィルムの片面に形成された複数条の導電パターンと、絶縁フィルムに形成された透孔内に配置された半導体ベレットの電極とを熱圧着接続したTAB (Tape Automated Bonding) 式半導体装置とその検査方法で、液晶ディスプレイのドライバなどの多ピン構造の半導体装置に適用される。

【0002】

【従来の技術】液晶ディスプレイのドライバなどに使用されるTAB式半導体装置の従来例と、その検査装置例を、図6乃至図9を参照して説明する。

【0003】図6及び図7に示されるTAB式半導体装置(1')は、絶縁フィルム(3)の片面に導電パターン(5)を形成したTABテープ(2')と、絶縁フィルム(3)に形成された透孔(4)内に配置された半導体ベレット(6)を備える。絶縁フィルム(3)の導電パターン(5)は、絶縁フィルム(3)に被着した銅箔をエッチングして形成される。導電パターン(5)は、絶縁フィルム(3)の透孔(4)の周辺部に小ピッチで複数条が形成され、それぞれに透孔(4)内に延在するインナーリード部(5a)を有する。また、各導電パターン(5)は、透孔(4)に近い所定の箇所に幅広の検査パッド部(5b)を有する。

【0004】半導体ベレット(6)の上面周辺部には、小ピッチで複数のバンプ電極(7)が形成される。この複数のバンプ電極(7)に、対応する導電パターン(5)のインナーリード部(5a)の先端部が熱圧着で接続される。

【0005】上記TAB式半導体装置(1')の特性検査装置を図8に示すと、これはプローブカード(8)と押圧プレート(15)を備える。プローブカード(8)は、平坦な上面に複数のプローブニードル(9)を斜め上方

2

に突設している。各プローブニードル(9)の先端は、TABテープ(2')の導電パターン(5)の検査パッド部(5b)に対応する位置にあり、この各先端はプローブカード(8)から同一高さにある。

【0006】プローブカード(8)の真上に押圧プレート(15)が平行に位置決めされて配置され、この押圧プレート(15)の下に上下逆にしたTAB式半導体装置(1')が位置決め保持される。

【0007】図8の状態では押圧プレート(15)を下げて、図9に示すように、まずTABテープ(2')の下面の導電パターン(5)の検査パッド(5b)を、対応するプローブニードル(9)の先端に接触させてから、更に200 μ m程度押し下げる。この押し下げで、プローブニードル(9)が弾性変形して、その先端が検査パッド部(5b)に所望の弾圧力で確実に接触する。図9の状態が維持されて、TAB式半導体装置(1')の特性検査が行われる。

【0008】ところで、プローブカード(8)で多数の半導体装置(1')の特性検査を繰り返行くと、プローブニードル(9)の先端に油や、導電パターン(5)の表面に形成された金メッキなどのメッキ金属が付着して、プローブニードル(9)の先端と検査パッド部(5b)との接触抵抗が変化する。また、特性検査回数が増える程、プローブニードル(9)のバネ性が劣化して、検査パッド部(5b)との接触圧が弱くなり、検査パッド部(5b)との接触抵抗が増大する。

【0009】このような特性検査時のプローブニードル(9)の先端と検査パッド部(5b)の接触抵抗の変化は、微小電流で検査される半導体装置(1')の特性検査結果を不正確なものにする。そこで、従来は図10に示すような検査プレート(16)でプローブニードル(9)の先端の汚れ、バネ性の悪化程度を定期的に、或いは、所定の特性検査回数毎にチェックするようにしている。

【0010】図10の検査プレート(16)は、平坦な下面に金メッキパターン(17)を有する。金メッキパターン(17)は、プローブカード(8)のプローブニードル(9)と対応する数で、プローブニードル(9)の先端と接触する位置に形成される。

【0011】検査プレート(16)は、図8の押圧プレート(15)と交換して使用される。つまり、押圧プレート(15)に代わり検査プレート(16)を、プローブカード(8)の上方に平行に位置決め配置する。この検査プレート(16)を降下させて、図10に示すように、検査プレート(16)の金メッキパターン(17)を対応するプローブニードル(9)の先端に押圧する。図10の状態では、金メッキパターン(17)と対応するプローブニードル(9)の接触抵抗が測定される。

【0012】このように測定された金メッキパターン(17)とプローブニードル(9)の接触抵抗値から、プローブニードル(9)の先端の汚れ程度、バネ性の劣化

3

程度が推測される。検査プレート (16) で測定された接触抵抗値が許容レベル範囲内であれば、プローブカード (8) は再び半導体装置 (1') の検査に使用され、許容レベルを超えているとプローブカード (8) は再使用不相当と判断されて、新しいものと交換される。

【0013】

【発明が解決しようとする課題】ところで、検査プレート (16) でプローブニードル (9) の先端を検査する度に、半導体装置 (1') の特性検査を中断して、プローブカード (8) の上方から押圧プレート (15) を外し、代わりに検査プレート (16) をセットしなければならない。しかも、このセットは、検査プレート (16) をプローブカード (8) と平行になるよう高精度で位置決めして行う必要がある。そのため、プローブニードル (9) の1回の検査に時間を要して作業性が悪く、これが特性検査設備全体の稼働率を悪くしていた。

【0014】また、検査プレート (16) によるプローブニードル (9) の検査は、作業性が悪いことから定期的に、或いは、所定の特性検査回数毎に行うしかなくなった。そのため、プローブニードル (9) の1回の検査から次の検査までに、プローブニードル (9) の先端の汚れが進行して、この間に行われる半導体装置 (1') の特性検査結果が不正確になる場合がある。

【0015】また、検査プレート (16) でプローブニードル (9) を検査しても、その結果からプローブニードル (9) による半導体装置 (1') の検査結果における不良内容は分析できない。つまり、プローブニードル (9) で半導体装置 (1') を検査した結果、半導体装置 (1') が不良と判定されても、その不良内容がプローブニードル (9) と導電パターン (5) の接触抵抗不良が原因なのか、半導体ベレット (6) 自体の不良が原因なのか分からない場合がある。このような場合、半導体装置 (1') の特性検査を再度行うようにしているが、時間的な無駄が多く、結果的に特性検査設備全体の稼働率を悪くしている。

【0016】また、検査プレート (16) は、半導体装置 (1') の特性検査装置であるプローブカード (8) や押圧プレート (15) と別の検査専用部材であり、かつ、半導体装置 (1') の特性検査時には使用されない別部材であって、その保守管理が面倒である問題もあった。

【0017】本発明の目的は、プローブカードで迅速、正確に特性検査されるTAB式半導体装置とその検査方法を提供することにある。

【0018】

【課題を解決するための手段】本発明は、部分的に透孔を有する絶縁フィルムの片面に複数条の導電パターンを形成したTABテープの前記透孔内に配置された半導体ベレットの電極と、対応する前記導電パターンを接続したTAB式半導体装置において、絶縁フィルムの導電パターン形成面の透孔周辺部に、前記導電パターンと同質

4

の検査専用ダミーパターンを追加形成したことにより、上記目的を達成するものである。

【0019】また、本発明は、上記TAB式半導体装置の各導電パターンと検査専用ダミーパターンの各々に、平坦なプローブカードに同一高さで突設させた複数のプローブニードルの先端を弾圧接触させて、半導体装置の電気的特性を検査するに際して、前記検査専用ダミーパターンと、これに弾圧接触させたダミーのプローブニードルとの接触抵抗を必要に応じて検査する検査方法を

10 提供する。

【0020】

【作用】TAB式半導体装置の絶縁フィルムに導電パターンと共に形成された検査専用ダミーパターンと、これに接触するプローブカードのプローブニードルとの接触抵抗の測定値から、導電パターンとこれに接触するプローブニードルの接触抵抗が正確に推測でき、この推測からTAB式半導体装置の特性検査精度が分かる。また、ダミーパターンとプローブニードルの接触抵抗測定は、TAB式半導体装置の特性検査毎に、TAB式半導体装置の特性検査の1項目として実行できて、毎回のTAB式半導体装置の特性検査が高精度で行える。

【0021】

【実施例】図1及び図2は示される一実施例のTAB式半導体装置 (1) は、図6のTAB式半導体装置 (1') に適用したもので、図6と同一、または、相当部分には同一符号を付して説明は省略する。

【0022】図1及び図2のTAB式半導体装置 (1) の従来と相違する特徴は、絶縁フィルム (3) に複数条の導電パターン (5) と共に、導電パターン (5) と同質の検査専用ダミーパターン (5c) を形成したことのみ

40 である。ダミーパターン (5c) は、導電パターン (5) と同様に銅箔をエッチングして、導電パターン (5) と同材料、同厚で形成される。

【0023】ダミーパターン (5c) は、例えば図1に示すように、絶縁フィルム (3) の矩形の透孔 (4) の4コーナ部分にある計4条の導電パターン (5') に一体に形成される。このダミーパターン (5c) は、4コーナ部分の導電パターン (5') の検査パッド部 (5b) を横に延在させたものに相当する。

40 【0024】ダミーパターン (5c) は、図2の鎖線に示されるように、少なくとも2本の後述する特性検査用プローブニードル (9') (10) が所定の間隔をもって接触できるサイズで形成される。例えば、ダミーパターン (5c) は、導電パターン (5) の隣接する2条の配列ピッチの2倍強の幅で形成される。

【0025】図3及び図4は上記実施例のTAB式半導体装置 (1) の特性検査をするプローブカード (8) の要部を示すと、これは図8のプローブカード (8) のプローブニードル (9) に、次のダミーのプローブニードル (以下、ダミーニードルと称する) (10) を追加設置し

5

たものである。ダミーニードル (10) は、他のプローブニードル (9) と同質、同一形状であり、TABテープ (2) の4つのダミーパターン (5c) と対応する4本が設置される。

【0026】プローブカード (8) で半導体装置 (1) は、次のように特性検査される。従来同様に、上下逆のTAB式半導体装置 (1) をプローブカード (8) の真上から降下させて、TABテープ (2) の導電パターン (5) の検査パッド (5b) を、プローブカード (8) の対応するプローブニードル (9) の上端に押し当てる。このとき、ダミーニードル (10) の上端を、対応するダミーパターン (5c) の片端部に弾圧接触させて、各1つのダミーパターン (5c) の両端部の所定間隔の2箇所にダミーニードル (10) と特性検査用プローブニードル (9) を弾圧接触させる。

【0027】そして、導電パターン (5) に弾圧接触させたプローブニードル (9) で半導体装置 (1) の特性検査をする前に、各ダミーパターン (5c) と一対のダミーニードル (10) 及びプローブニードル (9) 間の接触抵抗を測定する。例えば図5に示すように、ダミーニードル (10) とプローブニードル (9) を特性検査回路 (11) の定電流源 (12) と電圧計 (13) に接続しておいて、両者間の電圧値を測定することで、両者間の接触抵抗が測定される。この測定接触抵抗値から、ダミーパターン (5c) と一体の導電パターン (5') と、これに弾圧接触するプローブニードル (9) 間の接触抵抗値が、更に他の導電パターン (5) とプローブニードル (9) の接触抵抗値がほぼ正確に推定される。

【0028】したがって、ダミーパターン (5c) での測定接触抵抗値が許容範囲にあれば、引き続きプローブニードル (9) で半導体装置 (1) の特性検査を行う。また、ダミーパターン (5c) での測定接触抵抗値が許容範囲を超えていると、プローブニードル (9) が不良になっていると判定されて、半導体装置 (1) の特性検査が行われず、プローブカード (8) の交換が行われる。

【0029】上記プローブニードル (9) による半導体装置 (1) の特性検査は、ダミーパターン (5c) での測定接触抵抗値を補正值として行うことができる。また、同特性検査で半導体装置 (1) の特性が不良と判定された場合、その特性検査結果の内容とダミーパターン (5c) での測定接触抵抗の内容を比べることで、特性不良の原因がプローブニードル (9) の不良か、半導体ベレット (6) の不良かが分かる。プローブニードル (9) の不良が原因の場合は、プローブカード (8) を交換して再検査され、半導体ベレット (6) の不良が原因の場合は、再検査無しに半導体装置 (1) が不良と最終判定される。

【0030】ダミーパターン (5c) での接触抵抗の測定は、1つの半導体装置 (1) の特性検査項目の1つにして、毎回行うことも可能である。このようにすること

6

で、個々の半導体装置 (1) の特性検査が時間的ロス無くして能率的に、しかも、毎回高精度に行えるようになる。また、半導体装置 (1) の特性検査毎に、プローブニードル (9) のバネ性や上端の汚れ程度がチェックされることになるので、プローブカード (8) の交換時期が適切に分かるようになる。

【0031】TABテープ (2) におけるダミーパターン (5c) は、導電パターン (5) の1箇所だけに設けることも可能であるが、導電パターン (5) が多数の場合、その単位本数毎に1つと複数設けることが、各導電パターン (5) とプローブニードル (9) の接触抵抗の変動をより正確に推定する上で望ましい。

【0032】また、図3に示す実施例のように、半導体ベレット (6) に接続される導電パターン (5') の一部にダミーパターン (5c) を一体に形成する場合、ダミーパターン (5c) と一体の導電パターン (5') は半導体ベレット (6) の電源線がグランド線であることが、半導体ベレット (6) の特性を安定させる上で望ましい。

【0033】また、ダミーパターン (5c) は、導電パターン (5') に一体に設けたが、導電パターン (5') と分離独立したパターンであってもよい。この場合、図示しないが独立したダミーパターンには、2本以上のダミーニードルを接触させて、各ダミーニードル間の接触抵抗を検査する。

【0034】

【発明の効果】本発明によれば、TAB式半導体装置の絶縁フィルムに導電パターンと共に形成されたダミーパターンと、プローブカードのプローブニードルの接触抵抗の測定値から、他のプローブニードルと導電パターンの接触抵抗が良好な範囲にあるか否かが判定され、しかも、この判定はTAB式半導体装置の特性検査毎に行うことが容易であるので、常に高精度なTAB式半導体装置の特性検査が連続的、能率的に実行できる。

【0035】また、プローブカードのプローブニードルの汚れなどによる不良チェックが、検査プレートなど特別な別部材を使用することなく、TAB式半導体装置の特性検査回路で簡単、迅速にできるので、特性検査設備の簡略化、コストダウン、稼働率改善が図れる効果もある。

【図面の簡単な説明】

【図1】本発明に係るTAB式半導体装置の一実施例を示す部分平面図。

【図2】図1 A-A線に沿う拡大断面図。

【図3】図1半導体装置を本発明の検査方法で特性検査するときの半導体装置の部分下面図。

【図4】図3 B-B線に沿う拡大断面図。

【図5】図4の特性検査部分の接触抵抗検査回路図。

【図6】従来のTAB式半導体装置の部分平面図。

【図7】図6 C-C線に沿う断面図。

7

8

【図8】図6半導体装置の特性測定装置の断面図。

【図9】図8特性測定装置の特性測定時での断面図。

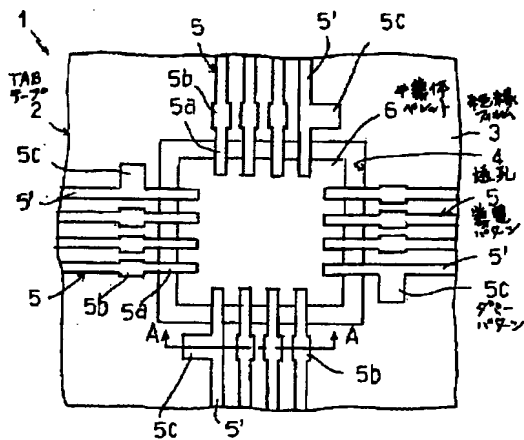
【図10】図8特性測定装置におけるプローブニードル検査装置の断面図。

【符号の説明】

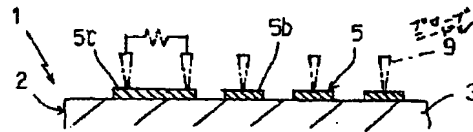
- 1 TAB式半導体装置
- 2 TABテープ
- 3 絶縁フィルム
- 4 透孔

- 5 導電パターン
- 5' 導電パターン
- 5c ダミーパターン
- 6 半導体ベレット
- 7 電極
- 8 プローブカード
- 9 プローブニードル
- 9' プローブニードル
- 10 ダミーのプローブニードル

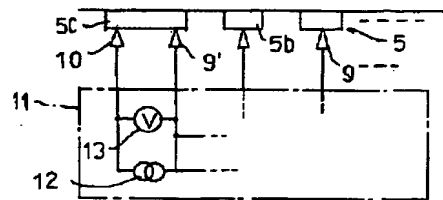
【図1】



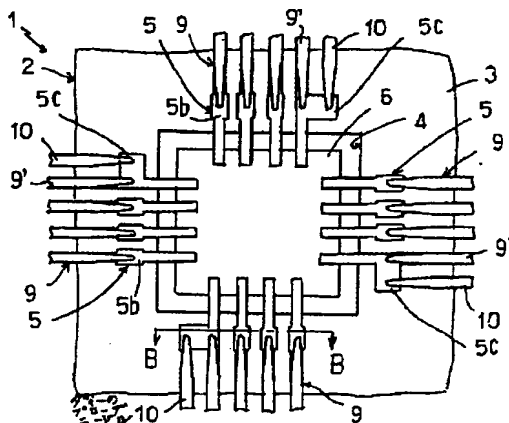
【図2】



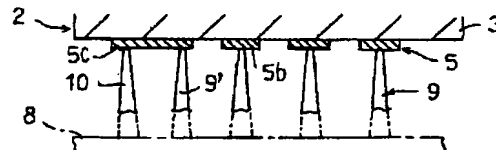
【図5】



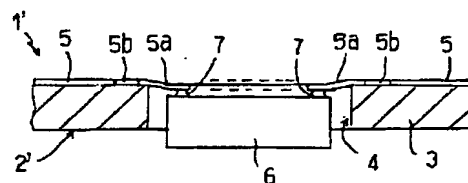
【図3】



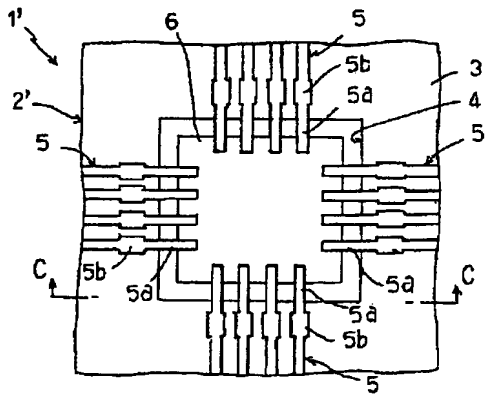
【図4】



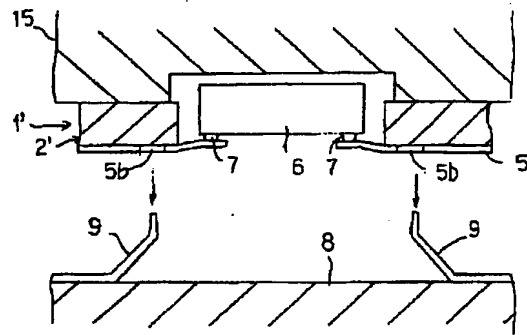
【図7】



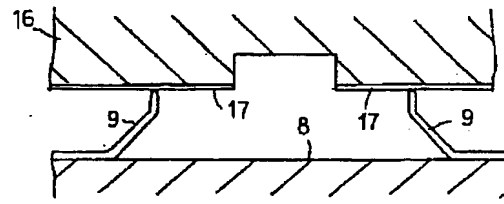
【図6】



【図8】



【図10】



【図9】

